

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2002280261 A

(43) Date of publication of application: 27.09.02

(51) Int. Cl

H01G 4/33

H01G 4/20

H01G 4/38

H01G 4/40

(21) Application number: 2001076998

(22) Date of filing: 16.03.01

(71) Applicant: HITACHI LTD

(72) Inventor: NAMATAME TOSHIHIDE
OGINO MASAHICO
MOTOWAKI NARIHISA
WATABIKI SEIJI
SATO TOSHIYA
AKAMINE HITOSHI
FUKUMOTO EIJI
FURUKAWA YOKO

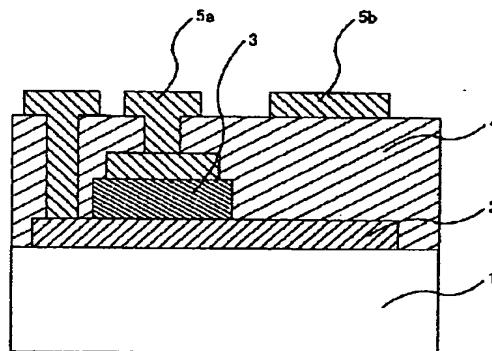
(54) THIN-FILM CAPACITOR, ELECTRONIC
MEMBRANE COMPONENT AND PRODUCING
METHOD THEREFOR

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a miniaturized high-capacitance thin film capacitor, an electronic component with built-in passive element such as an LCR filter of low loss and a miniaturized low-cost module, in which the LCR filter is packaged, for coping with high frequency.

SOLUTION: In the thin-film capacitor, the electronic membrane component and a production method therefor, a plurality of dielectric layers are formed on an insulated substrate, while holding both the sides of a dielectric layer in the direction of laminating between electrodes, and each of dielectric layers is composed of an inorganic dielectric layer and an organic dielectric layer.

図 1



COPYRIGHT: (C)2002,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-280261

(P2002-280261A)

(43)公開日 平成14年9月27日(2002.9.27)

(51)Int.Cl.⁷

H 01 G 4/33
4/20
4/38
4/40

識別記号

F I

H 01 G 4/20
4/06
4/38
4/40

テマコード(参考)

5 E 0 8 2
1 0 2
A
3 2 1 A

審査請求 未請求 請求項の数12 O L (全 8 頁)

(21)出願番号

特願2001-76998(P2001-76998)

(22)出願日

平成13年3月16日(2001.3.16)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 生田目 俊秀

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72)発明者 荻野 雅彦

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(74)代理人 100074631

弁理士 高田 幸彦 (外1名)

最終頁に続く

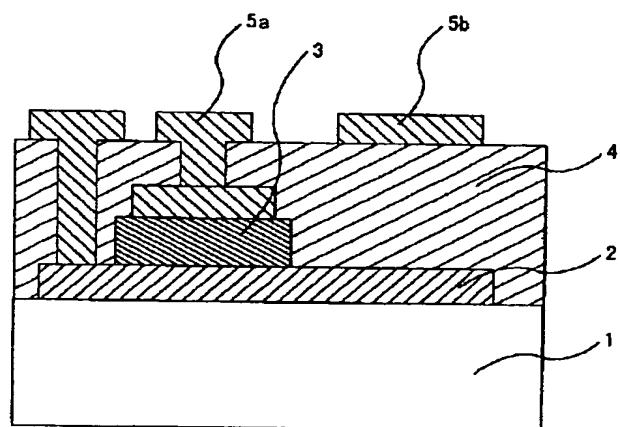
(54)【発明の名称】 薄膜コンデンサ及び薄膜電子部品とその製造方法

(57)【要約】

【課題】本発明では、小型・高容量な薄膜コンデンサ及び低損失なL C R フィルタである受動素子内蔵電子部品、及び前記L C R フィルタを搭載した小型・低成本の高周波対応モジュールを提供することを目的とする。

【解決手段】絶縁基板上に、誘電体膜の積層方向の両面を電極で挟んだ誘電体層を、複数層形成した薄膜コンデンサであって、前記誘電体層が無機誘電体層と有機誘電体層で構成されている薄膜コンデンサ及び薄膜電子部品とその製造方法。

図 1



【特許請求の範囲】

【請求項1】絶縁基板上に、誘電体膜の積層方向の両面を電極で挟んだ誘電体層を、複数層形成した薄膜コンデンサであって、前記誘電体層が無機誘電体層と有機誘電体層で構成されていることを特徴とする薄膜コンデンサ。

【請求項2】絶縁基板上に、誘電体膜の積層方向の両面を電極で挟んだ誘電体層を、複数層設定した薄膜コンデンサであって、無機誘電体層の上面に主上部電極が形成され、有機誘電体層の上面に副上部電極が並列して形成されていることを特徴とする薄膜コンデンサ。

【請求項3】絶縁基板上に、誘電体膜の積層方向の両面を電極で挟んだ誘電体層を、複数層設定した薄膜コンデンサであって、無機誘電体層の上面に主上部電極が形成され、無機誘電体層と有機誘電体層の積層誘電体層の上面に副上部電極が並列して形成されていることを特徴とする薄膜コンデンサ。

【請求項4】絶縁基板上に、誘電体膜の積層方向の両面を、電極で挟んだ誘電体層を、複数層設定した薄膜コンデンサであって、絶縁基板上に主下部電極と副下部電極が並列して形成され、前記主下部電極の上面に無機誘電体層が形成され、前記副下部電極の上面に有機誘電体層が形成されていることを特徴とする薄膜コンデンサ。

【請求項5】絶縁基板上に、誘電体膜の積層方向の両面を、電極で挟んだ誘電体層を、複数層設定した薄膜コンデンサであって、絶縁基板上に主下部電極と副下部電極が並列して形成され、前記主下部電極の上面に無機誘電体層が形成され、前記副下部電極の上面に無機誘電体層と有機誘電体層の積層誘電体層が形成されていることを特徴とする薄膜コンデンサ。

【請求項6】請求項1～5のいずれかにおいて、上記絶縁基板がガラスであることを特徴とする薄膜コンデンサ。

【請求項7】請求項1～5のいずれかにおいて、上記誘電体膜が有機絶縁膜であることを特徴とする薄膜コンデンサ。

【請求項8】絶縁基板上に、請求項1～7のいずれかに記載の薄膜コンデンサとインダクタと抵抗が複数個搭載されていることを特徴とする受動素子内蔵電子部品。

【請求項9】請求項8記載の絶縁基板がガラスであることを特徴とする受動素子内蔵電子部品。

【請求項10】請求項1～9のいずれかに記載の薄膜コンデンサおよび受動素子内蔵電子部品を250℃以下の温度で製造することを特徴とする薄膜コンデンサおよび受動素子内蔵電子部品の製造方法。

【請求項11】請求項8又は9に記載の受動素子内蔵電子部品に外部端子を備えたチップ型素子および該チップを搭載したことを特徴とする高周波対応モジュール。

【請求項12】請求項1～11のいずれかにおいて、絶縁基板上に主下部電極と副下部電極が並列して形成さ

れ、前記主下部電極の上面に形成された誘電体層が、前記副下部電極の上面に形成された誘電体層より高い誘電率を有することを特徴とする薄膜コンデンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、携帯電話等の各種無線通信機器、或いは、その他各種電子機器等に利用可能な薄膜コンデンサおよび受動素子内蔵電子部品とその製造方法に関する。

【0002】

【從来の技術】近年の携帯型通信機器の小型化・高性能化へのニーズの高まりから、コンデンサも更なる小型化が求められている。

【0003】從来のコンデンサは、複数の電極層と無機誘電体層を積層した10～100μm厚の積層形態で構成されている。しかし、高誘電率材料を用いた無機誘電体は、結晶化・結晶粒成長・焼結に必要な温度が1000℃前後と非常に高い。このために一般に数十μm以上の厚膜で作製しなければ耐圧が取れなかった。

【0004】

特開平11-97287号には、薄膜化のために有機誘電体を用いた割れのない柔軟性のあるコンデンサが開示されている。

【0005】また、從来の受動素子内蔵電子部品であるノイズフィルタとしては、別部品としてのコンデンサとインダクタとをモジュール基板上に配設し、これらを配線で結ぶことにより、LCR共振回路を形成したもののが用いられている。ところが、携帯機器の軽量化・低部品化によりLCR共振回路も更なる小型化が求められている。そこで、コンデンサ部については、薄膜コンデンサ化して薄膜多層基板内に内装し高集積化する方向へ開発が進んでいる。Bell Labs Technical Journal July - September P.1 16 (1998) にはコンデンサ、インダクタ、抵抗を多層基板内に構成した例の開示がある。

【0006】

特開平4-302117号公報には、基板／下部電極／誘電体薄膜／上部電極からなる薄膜コンデンサにおいて、誘電体薄膜を形成後、300-1000℃の酸化雰囲気中で熱処理することの開示がある。

【0007】

【発明が解決しようとする課題】上述の様にコンデンサの小型化・高容量化のためには、誘電体層の上部電極の大面積化、高誘電体材料の利用、誘電体の薄膜化が必須となる。

【0008】

コンデンサの容量Cは、次式、

$$C = \epsilon_r \times \epsilon_0 \times A / d$$

(式中の、 ϵ_r ：誘電体の比誘電率、 ϵ_0 ：真空の誘電率、A：上部電極の面積、d：誘電体の厚み、である。)で表される。

【0009】ところが、特開平11-97287号で開示されている厚みが10μm以下の有機誘電体を有機フ

イルム又は樹脂基板に形成することで0.4mm以下の割れないコンデンサを作製できる反面、有機誘電体の比誘電率が3~4と非常に小さために高容量化が困難な問題点があった。

【0010】また、Bell Labs. Technical Journal July - September P.116 (1998) に記載の構造は、比誘電率が約7のSi3N₄の誘電体を用いているために高容量なコンデンサを小型化して形成するには問題があった。さらに、絶縁基板に抵抗率が小さいSiを用いているために高周波領域でのノイズ発生源となり、低損失のLCRフィルタが得られない問題があった。

【0011】本発明では、小型・高容量な薄膜コンデンサ及び低損失なLCRフィルタである受動素子内蔵電子部品、及び前記LCRフィルタを搭載した小型・低成本の高周波対応モジュールを提供することを目的とする。

【0012】

【課題を解決するための手段】発明の要旨は以下のとおりである。

【1】絶縁基板上に、誘電体膜の積層方向の両面を電極で挟んだ誘電体層を、複数層形成した薄膜コンデンサであって、前記誘電体層が無機誘電体層と有機誘電体層で構成されている薄膜コンデンサである。

【2】絶縁基板上に、誘電体膜の積層方向の両面を電極で挟んだ誘電体層を、複数層設定した薄膜コンデンサであって、無機誘電体層の上面に主上部電極が形成され、有機誘電体層の上面に副上部電極が並列して形成されている薄膜コンデンサである。

【3】絶縁基板上に、誘電体膜の積層方向の両面を電極で挟んだ誘電体層を、複数層設定した薄膜コンデンサであって、無機誘電体層の上面に主上部電極が形成され、無機誘電体層と有機誘電体層の積層誘電体層の上面に副上部電極が並列して形成されている薄膜コンデンサである。

【4】絶縁基板上に、誘電体膜の積層方向の両面を、電極で挟んだ誘電体層を、複数層設定した薄膜コンデンサであって、絶縁基板上に主下部電極と副下部電極が並列して形成され、前記主下部電極の上面に無機誘電体層が形成され、前記副下部電極の上面に有機誘電体層が形成されている薄膜コンデンサである。

【5】絶縁基板上に、誘電体膜の積層方向の両面を、電極で挟んだ誘電体層を、複数層設定した薄膜コンデンサであって、絶縁基板上に主下部電極と副下部電極が並列して形成され、前記主下部電極の上面に無機誘電体層が形成され、前記副下部電極の上面に無機誘電体層と有機誘電体層の積層誘電体層の上面に副上部電極が並列して形成することで達成される。この場

合、無機誘電体層を副上部電極の投影方向にまで広く形成するために、加工寸法を大きく取れる効果がある。

【0013】また、別な本発明は、絶縁基板上に、誘電体膜の積層方向の両面を、電極で挟んだ誘電体層を、複数層設定した薄膜コンデンサであって、絶縁基板上に主下部電極と副下部電極が並列して形成され、前記主下部電極の上面に無機誘電体層が形成され、前記副下部電極の上面に有機誘電体層が形成することで達成される。この形態によれば、最上層の上部電極の加工寸法を大きくできるために加工制御性に優れる特徴を有する。

【0014】さらに、絶縁基板上に、誘電体膜の積層方向の両面を、電極で挟んだ誘電体層を、複数層設定した薄膜コンデンサであって、絶縁基板上に主下部電極と副下部電極が並列して形成され、前記主下部電極の上面に無機誘電体層が形成され、前記副下部電極の上面に無機誘電体層と有機誘電体層の積層誘電体層が形成されることが好ましい。

【0015】なお、前記下部電極は絶縁基板上に一層目として形成した場合を説明したが、何らこれにとらわれることはなく絶縁基板上に有機誘電体層或いは無機誘電体層を形成した後に下部電極を構成しても良い。

【0016】また、下部電極の一部から積層方向の最上面に電極形成できれば、それ以外の全面を無機誘電体層で覆っても良い。

【0017】また、絶縁基板として、ステアタイト(MgO-SiO₂)、フォルステライト(MgO-SiO₂)、アルミナ、マグネシア、SiO₂、Si、ガラス、ガラスエポキシ、有機フィルム、樹脂基板を用いても作製が可能である。

【0018】また、前記有機誘電体は使用温度が180℃以上の耐熱性に優れた材料が好ましく、特にポリイミド、ポリビスマレイド、ポリエステルイミド、ポリアミドイミド、ベンゾシクロブテンやそれらを多孔質化したもの用いても良い。

【0019】さらに、前記無機誘電体は有機誘電体の比誘電率より数倍以上大きい材料が好ましく、特にTaO_x、TiO_x、SrTiO₃、CaTiO₃、MgTiO₃、BaTiO₃、(Ba, Sr)TiO₃、PbTiO₃、Pb(Zr, Ti)O₃、(Pb, La)(Zr, Ti)O₃、Pb(Mg, Nb)O₃やそれらを組合せたものを用いても良い。

【0020】上部、下部電極については、Ag、Au、Pt、Ag-Pd、Alを用いてもよく、下部電極と絶縁基板との間に接着力を上げるために、Cr、Ti、Mo、TiN、Ti/W、Ta、TaNなどをはさんでも構わない。別な上記目的を達成する本発明の特徴は、絶縁基板上に、上記の薄膜コンデンサとインダクタと抵抗が複数個設けられていることで達成される。

【0021】また、絶縁基板にSi基板を用いてもよいが、高周波数帯域でより低損失化が可能なガラス基板を

用いても良い。この特徴によれば、抵抗率の小さなS i基板が導体損失の成分として働くために低損失な薄膜コンデンサ及びインダクタの作製が難しかったのに対して高抵抗なガラスを絶縁基板に用いることで低損失な薄膜コンデンサ及びインダクタを提供できる。

【0022】別な上記目的を達成する本発明の特徴は、上記小型・高容量な薄膜コンデンサとインダクタと抵抗を同一絶縁基板上に構成することで、小型・低損失な受動素子内蔵電子部品のL C R フィルタを作製することができる。

【0023】また、上記薄膜コンデンサおよび受動素子内蔵電子部品を250℃以下の温度で製造することにより、小型化した高容量な薄膜コンデンサを安定して作製できる。従来の無機誘電体からなるコンデンサは、熱処理温度が1000℃と非常に高温度のために上部電極及び下部電極と無機誘電体との界面に低誘電率な反応層を生成しやすかった。このために目的とする容量が小さくなる課題があった。本発明の特徴によれば、250℃以下の低温度で作製するために上部電極及び下部電極と誘電体の界面における反応層の生成を抑制でき、目的とする高容量な薄膜コンデンサを作製できる。

【0024】以上に記載した上記受動素子内蔵電子部品に外部端子を設ければ、小型・低損失のL C R フィルタのチップ型素子を作製することが可能であり、さらに、前記チップ型素子を搭載した高周波対応モジュールはフィルタ部の実装面積が低減できて小型化できる上、部品点数の減少により低コスト化が可能である。

【0025】以下、本発明を実施例を用いて詳しく説明する。

【0026】(実施例1) 図1は、本発明の薄膜コンデンサの層構成の一例を模式的に示す。図1において、1は絶縁基板、2は下部電極、3は無機誘電体層、4は有機誘電体層、5aは主上部電極、5bは副上部電極を表す。

【0027】図1、図2で2下部電極の構造を説明すると、下部電極2の一端を、有機誘電体層4上の上部電極5と同一平面までコンタクトホールを引き出している。

【0028】次に図1に示した薄膜コンデンサの代表的な製造方法を説明する。絶縁基板1としては、アルミニウムシリケートガラス基板の肉厚0.5mmのものを用いた。歪点は650℃である。下部電極2はまずCr/Cuをスパッタ法により各々50nm/1μm作製した後にレジスト形成、エッチング、レジスト剥離の順に処理し、パターニングを行った。次にCuメッキ法によって10μm厚のCuを形成した後にCrを50nm保護膜として形成することで、パターニングされた下部電極2を作製した。

【0029】次にCuメッキ法によって10μm厚のCuを形成した後にCrを50nm保護膜として形成することで、パターニングされた下部電極2を作製した。次に

無機誘電体層3としてTaOxをスパッタ法により基板加熱をせずに0.5μm厚で形成した。そしてレジスト形成、エッチング、レジスト剥離の順に処理し、パターニングを行って、無機誘電体層3を作製した。

【0030】次に有機誘電体層4の形成を行った。有機誘電体層4はポリイミド系樹脂PIQ(polyimide iso-indoloquinazolinone)の低熱膨張率(5×10⁻⁶/℃)タイプのものを用いた。本樹脂層は、N-メチル-2-ピロリドンを溶媒とするPIQ溶液をスピンドルにより塗布し、110℃、3分でプリペーク後、露光、現像(現像液:テトラメチルアンモニウムハイドライド)してパターンニングした後、250℃で熱硬化させて形成した。有機誘電体層4の膜厚は、最終的に10μmとした。このとき、後で下部電極2のコンタクトホールと主上部電極5aのコンタクトホールを埋めるための空間をパターニングにより設けた。

【0031】次に、レジスト形成した後に、下部電極2と同一の形成方法でCr/Cu/Cr(50nm/10μm/50nm)の下部電極2のコンタクトホール、主上部電極5a、副上部電極5bを作製した。

【0032】以上的方法で作製した薄膜コンデンサの外観図を図2に示す。最上層の電極形態は、上部電極5aと副上部電極5bが繋がっており、無機誘電体3からなるコンデンサ(これをC1とする)と有機誘電体4からなるコンデンサ(これをC2とする)は並列接続され、一つのコンデンサ(これをCとする)として機能する。

【0033】合成静電容量は、C=C1+C2となる。この場合、比誘電率はTaOxが24であり、ポリイミド系樹脂PIQの3.5に比べて約7倍大きい。また両者の膜厚は、TaOxが0.5μm、ポリイミド系樹脂PIQが10μmである。静電容量がC=ε_r × ε₀ × A/dで表されることより、Aを同一とするとC1>C2の関係となる。C2はC1の1/140と小容量のためにC2に比べて、1%以下の微小な範囲での容量調整も容易であり、上部電極5bの面積を制御することで調整できる。

【0034】上記方法で作製された薄膜コンデンサは、コンデンサ部分の割れ、膜剥離も認められず、水に対する保護耐性も優れていた。

【0035】以上の結果は、少なくとも250℃の低温度で1%以下の微少な範囲での容量調整が可能な薄膜コンデンサを作製できることを示している。

【0036】これより、絶縁基板は250℃の温度における熱歪みが小さな材料であれば、高容量・小型化・容量調整を兼ね備えた薄膜コンデンサの作製が可能である。

【0037】(実施例2) 次に、図3に示すように、実施の形態1と同様の手法でパターニングされた2下部電極を作製した後に、無機誘電体層3としてTaOxをスパッタ法により基板加熱をせずに0.5μm厚で形成した。そしてレジスト形成、エッチング、レジスト剥離の

順に処理、パターニングを行って、副上部5b面積の投影方向で副上部5b面積以上の面積を有する無機誘電体層13を作製した。次に有機誘電体層14、主上部電極5a、副上部電極5bは実施の形態1と同様の方法で作製した。

【0038】無機誘電体3からなるコンデンサ（これをC1とする）と無機誘電体3と有機誘電体4からなるコンデンサ（これをC2とする）は並列接続され、一つのコンデンサ（これをCとする）として機能する。合成静電容量は、 $C = C_1 + C_2$ となる。C2は無機誘電体3からなるコンデンサ（これをC2aとする）と有機誘電体4からなるコンデンサ（これをC2bとする）の直列接続のために、 $1/C_2 = 1/C_{2a} + 1/C_{2b}$ となる。C2は低誘電率な有機誘電体4からなるC2bに律速されるために、実施の形態1と同様にC1と比べて1%以下の微小な容量調整ができる。

【0039】上記方法で作製された薄膜コンデンサは、コンデンサ部分の割れ、膜剥離も認められず、水に対する保護耐性も優れていた。

【0040】また、上記方法で作製した薄膜コンデンサは、無機誘電体3の加工寸法の精度がゆるやかなために、製品の歩留まり等の向上に効果があった。

【0041】（実施例3）次に下部電極2を二つに分離した薄膜コンデンサについて、図4、図5に断面図と模式図を示す。絶縁基板1としては、アルミノボロシリケートガラス基板の肉厚0.5mmのものを用いた。歪点は650°Cである。下部電極2はまずCr/Cuをスパッタ法により各々50nm/1μm作製した後にレジスト形成、エッチング、レジスト剥離の順に処理し、パターニングを行った。パターニング構造は図5に示すように、主下部電極2aと副下部電極2bで構成されている。次にCuメッキによって10μm厚形成した後にCrを50nm保護膜してパターニングされた主下部電極2a、副下部電極2bを作製した。次に、無機誘電体層3としてTaOxをスパッタ法により基板加熱をせずに0.5μm厚で形成した。そしてレジスト形成、エッチング、レジスト剥離の順に処理、パターニングを行って、主下部電極2aにのみ無機誘電体層3を作製した。次に有機誘電体層4、上部電極5は実施の形態1と同様の方法で作製した。

【0042】上記方法で作製した薄膜コンデンサも実施例1と同様に、合成静電容量が $C = C_1 + C_2$ で表される。

【0043】電極の分離パターニングを初期作製工程で行うために、製品歩留まりも大きく向上できることが分かった。また、上記薄膜コンデンサは、コンデンサ部分の割れ、膜剥離も認められず、水に対する保護耐性も優れていた。

【0044】上記作製方法で、図6に示すように、無機誘電体3を主下部電極2a上にだけでなく、副下部電極

2b上にも形成した薄膜コンデンサも、コンデンサ部分の割れ、膜剥離も認められず、水に対する保護耐性も優れていた。合成静電容量は実施例2と同様で、C2に3無機誘電体層からなるコンデンサと有機誘電体層4からなるコンデンサで構成されている。

【0045】（実施例4）1絶縁基板上に複数個のコンデンサを設けた構造を有する複合薄膜コンデンサについて、図7に模式的に示す。電極、有機誘電体、無機誘電体材料、製造方法は実施例1と同じである。図7は3個の薄膜コンデンサの集合体を示してあり、小型化した高容量な薄膜コンデンサである。個々の薄膜コンデンサの場合と同様に、複合集合体においてもコンデンサ部分の割れ、膜剥離も認められず、水に対する保護耐性も優れていた。

【0046】また、実施例2、3の方法で作製して得られた複合薄膜コンデンサも、コンデンサ部分の割れ、膜剥離も認められず、水に対する保護耐性も優れていた。

【0047】（実施例5）基板上に複数個のコンデンサと複数個のインダクタと複数個の抵抗を設けた構造を有するLCRフィルタの断面構成を、図8に示す。薄膜コンデンサ6は実施例1～4の方法を用いて形成された。ちなみに、有機誘電体層4aを形成した後、インダクタ8は、めっきで形成した10μm厚のCuを用いた。また、抵抗7は、10μm厚のTaNをスパッタ法で作製した。次に、有機誘電体層4bを作製した後に各々の薄膜コンデンサ6、抵抗7、インダクタ8の電極を最上面層まで、実施例1と同じ方法で引き出した。

【0048】図8では、単体の薄膜コンデンサ6、抵抗7、インダクタ8を示してあるが、複数個を設けてLCRフィルタについて、 $Q(1/tan\delta)$ 値の高周波特性を調べたところ、 $Q > 100 @ 1 GHz$ の低損失な特性を示した。

【0049】なお、抵抗の材料がCuの場合について記述したが、比抵抗が $< 50 \mu\Omega \cdot cm$ の材料であれば良く、特にAg, Al, Ag-Pd, Ptが好ましい。

【0050】また、抵抗の材料がTaNについて記述したが、抵抗値が数Ωから数MΩまでの広範囲を取れる材料であれば良く、特にNi-Cr, Ni-Pが好ましい。

【0051】（実施例6）図9にLCRフィルタのチップ型素子の模式図を示す。実施例5で作製した複数個の薄膜コンデンサ6、抵抗7、インダクタ8からなるLCRフィルタを作製した後に、引き続いて、有機誘電体層4cと配線9の形成を行い、更に有機誘電体層4dの保護層を形成した。最後にPb-Snはんだを用いたバンプとして外部端子10を形成して、チップ型素子11を作製した。

【0052】図10に11チップ型素子が電極配線12上に搭載された高周波モジュール13を示す。チップ型素子11は、 $2 \times 1 \times 0.8 mm$ 厚（バンプ厚み除く）

と別部品としてコンデンサ、インダクタを面実装した場合に比べ、面積で約1/8にできた。LCRフィルタとしての損失も3%以上向上した。また、250°Cの低温度作製工程のために生産安定性も高く、チップ型素子11を95%を超える歩留まりで作製できた。そして、小型化ができ、かつその性能も電源ノイズの影響を受けにくい低ノイズの良好なものであった。また、高周波対応モジュール13は小型のチップ型素子11としてLCRフィルタを実装した結果、小型化できたのに加え、実装にかかる手間も1回で済むため、スループットが上がり、低コスト化が実現できた。

【0053】

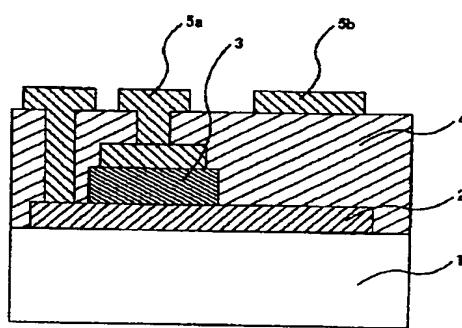
【発明の効果】本発明によれば、延性、展性、保護耐性に優れている有機誘電体からなるコンデンサに高い比誘電率を有する無機誘電体からなるコンデンサを内蔵することが、250°Cの低温度作製工程で可能なために、高容量・小型化した薄膜コンデンサを作製可能である。また、複数個の前記薄膜コンデンサと抵抗、インダクタからなるLCRフィルタを用いて、高歩留まり・小型・低ノイズのチップ型素子、さらに、前記チップを搭載した小型・低コストの高周波対応モジュールを提供できる。

【図面の簡単な説明】

【図1】本発明の薄膜コンデンサの層構成の一例を示す模式図である。

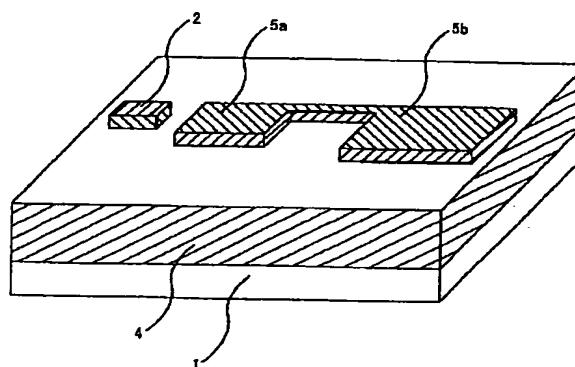
【図1】

図1



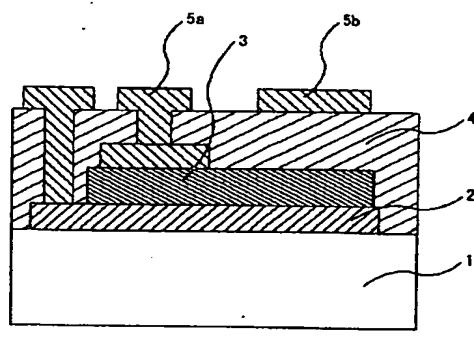
【図2】

図2



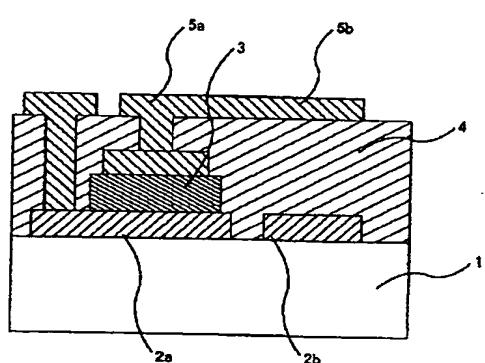
【図3】

図3



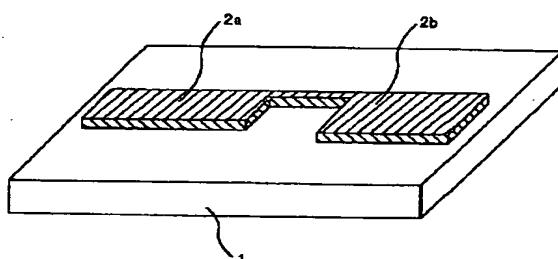
【図4】

図4



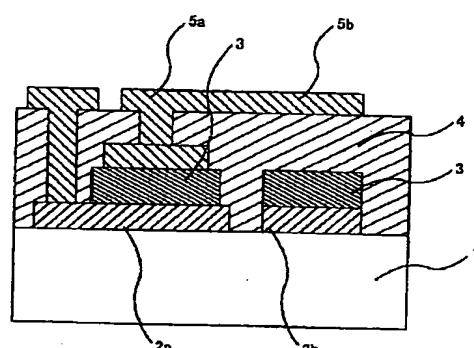
【図5】

図5



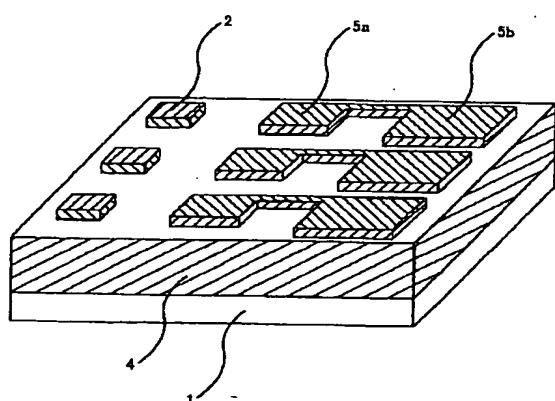
【図6】

図6



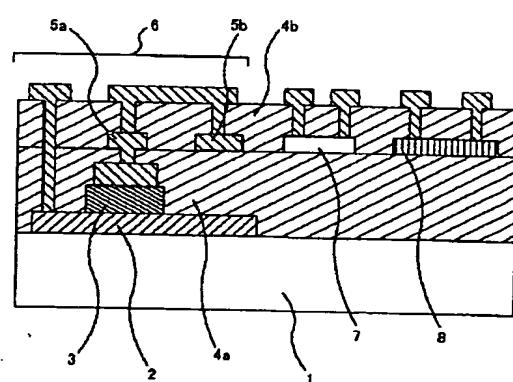
【図7】

図7



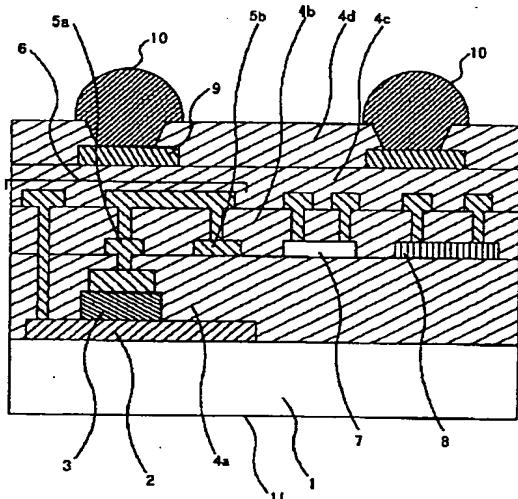
【図8】

図8



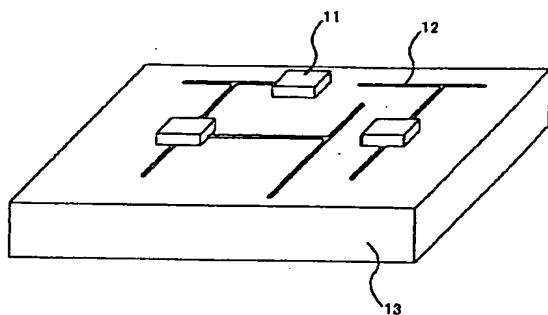
【図9】

図 9



【図10】

図 10



フロントページの続き

(72) 発明者 元脇 成久

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 織引 誠次

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 佐藤 俊也

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 赤嶺 均

東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体グループ内

(72) 発明者 福本 英士

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 古川 陽子

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

F ターム(参考) 5E082 AB03 CC03 CC13 DD02 DD07

EE23 EE37 FF05 FG03 FG42

LL15